

Programa Regular

Asignatura: Organización y Arquitectura de Computadoras.

Carrera: Ingeniería en Informática.

Ciclo Lectivo: Primer Cuatrimestre 2018

Código SIU-Guaraní: I3002

Año en el plan de estudios: 2° Año

Coordinador/Profesor: Ing. Jorge R. Osio

Plantel Docente:

Ing. Diego Montezanti

Ing. Juan Eduardo Salvatore

Ing. Valentin Guarepi

Ing. Facundo Scorza

Carga horaria semanal: 7 (siete) hs

Tipo de Asignatura: Teórico - Práctica.

Fundamentación:

Organización y Arquitectura de Computadoras es una materia obligatoria correspondiente al segundo año de la carrera de Ingeniería en Informática.

Se abordarán los contenidos básicos sobre las diferentes arquitecturas de computadoras. Principalmente se realizarán cálculos de rendimiento, de eficiencia de un sistema de cómputo, velocidad de funcionamiento para lo cual los alumnos deberán poseer los conceptos básicos de matemática. Se profundizarán conceptos relacionados con programación en Lenguaje de Bajo nivel, interfaz de Entrada/Salida, Jerarquías de memoria para ser utilizados luego en Redes de Datos y en Sistemas Operativos II.

Objetivos:

Al aprobar el presente curso se espera que el estudiante pueda entender el funcionamiento de las distintas partes de un sistema de cómputo. Que el alumno comprenda y maneje la organización básica de un computador. Que conozca los principios de funcionamiento de los dispositivos periféricos. Que conozca el diseño de las principales partes de un dispositivo de cómputo y su evolución con el paso del

Av. Calchaquí 6200 | Florencio Varela (1888) | Provincia de Buenos Aires | Argentina

tiempo. Que los alumnos comprendan los principales procesos relacionados con la arquitectura de la computadora como Interrupciones, Direccionamiento de memoria, ejecución de instrucciones, Manejo de memoria virtual, etc. Que aprendan a programar en lenguajes de bajo nivel para comprender mejor que función cumple cada una de las partes del procesador.

Contenidos mínimos:

Aritmética y representación de datos. Circuitos lógicos y sistemas digitales básicos. Organización del computador: Unidad central de procesamiento, la memoria, los buses y dispositivos periféricos. Principio y Esquema de funcionamiento de un dispositivo de cómputo. El procesador y su arquitectura, Arquitectura de la memoria, Buses de comunicación y dispositivos de entrada salida, El lenguaje de bajo nivel, La arquitectura del software de un sistema de cómputo, Sistemas Multiprocesador y multicomputador, Conceptos de diseño y evaluación de Arquitectura de computadoras.

Contenidos:

Unidad I .- Historia y evolución de las computadoras digitales. Breve historia de la computación. Conceptos de Lenguajes, niveles y maquinas virtuales. Historia de las computadoras digitales. EL Modelo de Von Neuman y su importancia. Conceptos del Esquemas de funcionamiento de un dispositivo de cómputo. Evolución de la electrónica y su relación con la computación moderna.

Unidad II .- Aritmética y representación de datos. Sistema de numeración decimal. Otros sistemas de numeración. El sistema numérico binario. Métodos de conversión entre sistemas. Representación de números enteros. Representación en coma flotante. Aritmética. Representación estándar IEEE. Representación Alfanumérica ASCII.

Unidad III .- Circuitos lógicos y sistemas digitales básicos. Compuertas lógicas. Algebra de Boole. Implementación de funciones booleanas. Equivalencia entre circuitos lógicos. Circuitos integrados. Circuitos combinatorios. Circuitos aritméticos. Relojes. Chips de Memoria y la unidad central de proceso (CPU).

Unidad IV .- Organización del computador: Unidad central de proceso (CPU). Buses y memoria. El concepto de CPU. Organización de la CPU. El concepto de instrucción. Ejecución de instrucciones. Análisis de las tecnologías RISC y CISC. Buses de comunicación. La memoria y el almacenamiento. Concepto de memoria. Tipos de memoria y su clasificación. Memoria Primaria. Memoria Secundaria.

Unidad V .- Organización del computador: Periféricos y comunicaciones. La necesidad de comunicación entre el hombre y la maquina. Dispositivos periféricos, evolución e historia.

Unidad VI .- EL procesador y su Arquitectura. Diseño lógico de procesadores. Diseño de la lógica de control, Interrupción y modos de direccionamiento. Procesadores segmentados. Procesadores Secuenciales.

Unidad VII .- Arquitectura de la memoria. Construcción y tipos de memoria. Diseño de una jerarquía de memoria básica. Mecanismos de acceso a memoria. Niveles de jerarquía de memoria: Memoria cache, principal y virtual. Direccionamiento de memoria.

Unidad VIII .- Buses de Comunicación y dispositivos de E/S. E/S con interrupciones. E/S Con acceso directo a memoria, Buses de E/S, Diseño de Jerarquía de Buses.

Unidad IX .- Principios y Lenguajes de bajo nivel. Introducción al lenguaje ensamblador. La necesidad del lenguaje ensamblador. Descripción del lenguaje Ensamblador. Simuladores e IDE para lenguaje ensamblador. Enlazado y Carga.

Unidad X .- La arquitectura de software de un sistema de cómputo. El sistema operativo en la arquitectura, Nivel de maquina del sistema operativo: Memoria Virtual, Instrucciones de entrada salida virtuales.

Unidad XI .- Sistemas multiprocesador y multicomputador. Aspectos de diseño de computadoras paralelas. Arreglos de procesadores. Procesadores Vectoriales. Arquitectura de memoria compartida. Arquitectura de memoria distribuida.

Unidad XII .- Conceptos de evaluación de Arquitectura de computadoras. Definición de métricas de rendimiento. Métricas de rendimiento sencillas. Evaluación y comparación de rendimientos. Técnicas de rendimiento complejas.

Bibliografía obligatoria:

- Tanenbaum, **Andrew**. Organización de Computadoras. Editorial Prentice Hall (ISBN 970-17-0399-5). Ed. 7°. Año 2000.

Av. Calchaquí 6200 | Florencio Varela (1888) | Provincia de Buenos Aires | Argentina

- William Stallings , Organización y Arquitectura de Computadores, Editorial Prentice Hall (ISBN: 978-84-8966-082-3). 7ta edición. Año 2005
- William Stallings, Computer Organization and Architecture Designing for Performance, Editorial Prentice Hall (ISBN: 978-0-13-607373-4). 8th Edition. Año 2010.

Bibliografía de consulta:

- Floyd, Thomas L. Fundamentos de Sistemas Digitales. Editorial Prentice Hall (ISBN: 9788490351192). Ed. 7°. Año 2010
- Beltrán, Marta; Guzmán, Antonio. Diseño y Evaluación de Arquitecturas de Computadoras. Editorial Pearson (ISBN: 9788483226506). Ed. 1°. Año 2010

Propuesta didáctica:

Las clases se desarrollarán en el Laboratorio de Informática. Se organizarán en modalidades teórico-prácticas con soporte de presentaciones digitales y prácticas en función de cada clase.

En las clases se presentan los contenidos teóricos y se van resolviendo en forma conjunta ejemplos que ayuden a comprender los nuevos conceptos introducidos.

La formación práctica está basada en la resolución de problemas tipo y de actividades experimentales, cuyas resoluciones se realizan principalmente en computadoras. La primera actividad experimental está orientada a Introducir al estudiante en el diseño de circuitos lógicos combinacionales, con el fin de obtener conocimiento de diversos elementos o partes de los sistemas digitales, tales como codificadores, decodificadores, convertidores de código, generadores de funciones, multiplexores y demultiplexores, comparadores, generadores, detectores de paridad, sumadores y restadores. La segunda actividad consiste en Introducir al estudiante en las funciones e interconexiones de la computadora, más específicamente del procesador. La tercera, tiene por objetivo Capacitar y entrenar al estudiante en cuanto a los modos de direccionamiento y al conjunto de instrucciones de una CPU. Esta actividad representa además un primer contacto, a modo de introducción, con el entorno de desarrollo integrado (IDE). La cuarta actividad planea Introducir al estudiante en la programación y simulación en el lenguaje ensamblador. La quinta actividad consiste en Introducir al estudiante en el diseño de una jerarquía de memoria y de un sistema de entrada/salida. Finalmente, la última actividad, complemento de todas las actividades anteriores, consiste en Introducir al estudiante en la programación de microprocesadores en lenguaje de bajo nivel. La realización de estas actividades le garantiza a los estudiantes una adecuada formación experimental, a partir de la aplicación de los conocimientos adquiridos hasta entonces.

Los estudiantes deben realizar entregas de al menos un trabajo de Laboratorio durante el desarrollo de la cursada el cual será revisado por los docentes y devuelto a los estudiantes para su corrección.

El material correspondiente a las clases teóricas, así como los documentos de la práctica se encontrarán disponibles a través de un grupo Web al cual los estudiantes tendrán acceso. Este mecanismo también será utilizado para realizar consultas simples.

Se establecerán guías de actividades prácticas para que el estudiante pueda ejercitar, a fin de consolidar los conceptos aprendidos en clase.

Régimen de aprobación:

El régimen de aprobación de la materia será por *promoción directa (sin examen final)*. La evaluación de las instancias teórico-prácticas se realiza a través de un parcial teórico-práctico. Además, los estudiantes deberán desarrollar un trabajo de Laboratorio donde se integren los temas vistos en la materia. Las clases son obligatorias ya que implican participación y debate que forman parte de la evaluación. Para la aprobación de la materia los estudiantes deberán tener una asistencia no inferior al 75%.

Se tomarán dos parciales con sus respectivos recuperatorios. Aquellos alumnos que hayan desaprobado los exámenes del primer módulo o los del segundo módulo tendrán la posibilidad de rendir nuevamente el examen desaprobado en una fecha única fijada al final de la cursada.

Aprobación de la materia:

- Promoción con nota final mayor o igual a 7 y con notas de parciales mayores o iguales a 6.
- Para nota de 4 a 6.99, Cursada Aprobada.
- Para nota de 0 a 3.99, Desaprobado.

Al finalizar la cursada cada estudiante tendrá una calificación de las evaluaciones (NE) obtenida del promedio de los dos parciales aprobados y una calificación del Trabajo de Laboratorio (NTL).

La nota final de la asignatura se obtiene de la siguiente manera:

$$\text{NOTA FINAL} = 0.8 * \text{NE} + 0.2 * \text{NTL}$$

Firma y Aclaración

Av. Calchaquí 6200 | Florencio Varela (1888) | Provincia de Buenos Aires | Argentina

Conmutador: +54 11 4275 6100 | www.unaj.edu.ar

