

Programa Regular

Denominación de la Asignatura:Electrónica II (Sistemas Lógicos y Digitales).

Carrera/s a la/s cual/es pertenece:Bioingeniería.

Ciclo lectivo:2017.

Docente/s:Ing. Hernan Nastta, Ing. Ezequiel Mazzoni

Carga horaria semanal: 6 horas.

Fundamentación: Electrónica II es una materia obligatoria correspondiente al primer cuatrimestre del cuarto año para la carrera de Bioingeniería.

En la materia se verá una introducción a la rama digital de la disciplina de Electrónica. Los objetivos a cumplir por la asignatura, vienen determinados por la necesidad de cualquier profesional de la Bioingeniería de conocer los diferentes tipos de circuitos electrónicos con los que puede encontrarse en su vida profesional.

Objetivos:

Se pretende que el alumno conozca las características fundamentales del diseño digital, conociendo las características fundamentales de los circuitos combinatoriales, secuenciales y las memorias de semiconductores; para esto se plantea:

Diferenciar entre circuitos digitales

Saber representar la información numérica en los sistemas mas utilizados habitualmente (binario, octal, hexadecimal, etc, y realizar cambios de base)

Conocer las herramientas matemáticas que se emplean en los circuitos digitales, es decir, el Álgebra de Boole, como medio de lograr la adecuada representación de funciones lógicas para su posterior realización.

Conocer la estructura interna (a base de componentes electrónicos) de las principales familias lógicas con las que se construyen los bloques digitales
Introducir las principales tecnologías de los circuitos lógicos digitales y describir y analizar sencillos circuitos aritméticos así como los convertidores A/D y D/A.

Contenidos: Sistemas de representación numéricos. Álgebra de Boole. Sistema de representación y síntesis de funciones lógicas por método gráfico. Circuitos aritméticos. Circuitos combinatorios en general. Flip – Flops. Contadores. Registros de desplazamiento. Circuitos generadores de reloj – Circuitos monoestables. Conversores analógicos-digitales y digitales analógicos. Análisis y síntesis de circuitos digitales. Familias lógicas. Memorias. Lógica programada.

Unidades temáticas:

1. Sistemas de representación numéricos: Sistemas de representación de números con y sin signo: decimal, binario, octal, hexadecimal y BCD. Código de Gray. Operaciones matemáticas con números binarios. Concepto de rango, overflow y carry, complemento a 1 y complemento a 2. Representación de números en punto fijo y punto flotante. Operaciones matemáticas
2. Algebra de Boole: Postulados de Huntington. Teoremas fundamentales del Algebra de Boole. Teorema de Morgan. Diagramas de Venn. Conectividades. Simplificación algebraica. Ejemplos de descripción de funciones lógicas con eventos reales. Descripción esquemática de funciones lógicas. Lógica combinatoria. Síntesis de funciones lógicas empleando sólo compuertas NOR y/o NAND. Funciones incompletamente definidas (don' t care).
3. Sistema de representación y síntesis de funciones lógicas por método gráfico ((Diagramas de Karnaugh): Funciones canónicas de primera y segunda forma. Concepto de mintérmino y maxtérmino. Pasaje de una forma a la otra. Definición de adyacencia. Diagrama de Karnaugh. Síntesis de funciones simples y múltiples.
4. Circuitos aritméticos: Sumadores de 1 bit y de n bits. Lógica para la previsión del arrastre (Carry Look Ahead). Circuitos restadores. Implementación de un circuito sumador – restador. Concepto de ALU (unidad aritmético – lógica).

5. Circuitos combinatorios en general: Multiplexer (Mux): Descripción de mux's analógicos y digitales. Aplicaciones. Demultiplexer (deMux): Descripción de demux's analógicos y digitales. Decodificadores. Codificadores de prioridad. Comparadores de igualdad y magnitud. Descripción y aplicaciones.
6. Flip – Flops: Concepto de memoria. Realimentación positiva. Latch RS basado en compuertas NOR y NAND. El flip-flop. Clasificación. Diagrama de estados y transiciones. Flip-flop síncrono disparado por nivel y por flanco: Síntesis de flip-flops tipo RS, JK, D y T . Configuración simple y maestro esclavo.
7. Contadores: Clasificación. Contador asincrónico binario y de número arbitrario. Descripción por tabla de verdad. Análisis temporal con diagrama de tiempos . Contador síncrono binario, de décadas, anillo y Johnson. Descripción por tabla de verdad. Análisis temporal con diagrama de tiempos
8. Registros de desplazamiento: Clasificación. Registros tipo PISO, SIPO y universal. Concepto de conversión de datos paralelo y transmisión serie de datos. Descripción por tabla de verdad y aplicaciones
9. Circuitos generadores de reloj – Circuitos monoestables:Osciladores fuertemente alineales: Análisis de una compuerta tipo Schmitt Trigger. Implementación de un oscilador de relajación. Estabilidad. Descripción. Empleo como monoestable y astable. Osciladores alineales: Concepto de realimentación. Implementación con compuertas inversoras. El oscilador a cuarzo. Estabilidad en frecuencia. Circuitos monoestables.
10. Conversores analógicos-digitales y digitales analógicos: Conversor digital-analógico: curva de transferencia ideal. Errores. Códigos perdidos. Limitaciones de velocidad: El setting time. Glitches. Clasificación según tipo de dato (serie y paralelo). Conversor analógico-digital: curva de transferencia ideal. Errores. Clasificación de conversores según tipo de dato (serie y paralelo).Concepto de ancho de banda y frecuencia de muestreo: El teorema de muestreo. Empleo de muestreadores tipo Sample&Hold y Track&Hold. Criterio general para selección de conversores y muestreadores.
11. Análisis y síntesis de circuitos digitales: Análisis y síntesis de circuitos digitales: Por tabla de verdad. Método heurístico. Método de descripción por tabla de estado del tipo Mealy y Moore. Métodos asistido por computadora. Algoritmos de simulación. Método por empleo de Lenguaje de descripción de Hardware ((HDL).Síntesis de funciones por software

12. Familias lógicas: Requerimientos para una compuerta ideal. Concepto de tiempo de respuesta, consumo, tensión de alimentación, inmunidad al ruido y conectividad entre compuertas. Familias DL y TTL. Análisis de la función de transferencia. Configuraciones de salida. Concepto de Fan-Out y Fan-In. Subfamilias TTL . Familia CMOS: Comparación con la serie TTL standard. Las subfamilias Low Voltage CMOS. Familia ECL. Problemas de interconexiones entre las distintas familias. Soluciones.
13. Memorias: Memorias tipo RAM (Random Access Memory): SRAM (estática), DRAM (dinámica), NVRAM (no volátil) y CRAM (Contention Random Access Memory). Organización interna. Ciclos de lectura y escritura. Memorias tipo ROM (Read Only Memory), PROM (Programmable Read Only Memory), EPROM (Eerase Read Only Memory) y EEPROM (Electrically Eerase Read Only Memory). Ciclos de lectura.
14. Lógica programada: Beneficios de una arquitectura universal. Evolución desde PROM a arquitecturas tipo PAL (Programmable Array Logic). La PAL reprogramable: la GAL (Generic Array Logic). Soluciones globales con dispositivos MPGA (Mask Programmed Gate Array) y ASIC (Application Specific Integrated Circuit). Los FPL (Field Programmable Logic tipo EPLD (Erasable Programmable Logic Device), FPGA. (Field Programmable Gate Array). Ambiente de diseño con distintos softwares de programación. La FPGA: Diferencias significativas respecto de la EPLD. Introducción al Lenguaje de programación para desarrollo de hardware HDL (Hardware Description Language).

Bibliografía

1. Sistemas Digitales. Principios y Aplicaciones. Tocci – Widmer. Ed. Pearson. Octava edición. 2003
2. Fundamentos de Sistemas Digitales. Floyd T.. Ed. Prentice-Hall. 2006
3. Introducción a las Técnicas Digitales con Circuitos Integrados. Guinzburg M. Ed. de autor.2006
4. Dispositivos lógicos programables PLD, García Iglesias y otros, Alfaomega Grupo Editor Argentino, 2006

Av. Calchaquí 6200 | Florencio Varela (1888) | Provincia de Buenos Aires | Argentina

Conmutador: +54 11 4275 6100 | www.unaj.edu.ar

5. Hojas de datos y de aplicación de fabricantes

Propuesta Pedagógico-Didáctica:

La metodología de enseñanza sigue el modelo de Aula - Laboratorio – Taller poniéndose énfasis en la práctica y la aplicación del conocimiento en casos concretos. Se desarrollaran prácticas en cada unidad temática, estudio de casos, y un trabajo integrador aplicado a un caso real.

El profesor estará a cargo de comisiones de no más de 30 estudiantes y focalizará el dictado basado en una concepción integradora entre la teoría y la práctica. Se apoyará también en los diferentes laboratorios que la carrera tiene previsto implementar.

Las prácticas adoptan el punto de vista del diseñador a la hora de explicar los circuitos, ilustrar las tareas de diseño con ejemplos y mostrar como probar diseños con programas de simulación

Formación Práctica

a) Se realizarán las siguientes actividades experimentales:

1. Compuertas lógicas y sus aplicaciones. Localización de fallas en compuertas lógicas en CI
2. Algebra de Boole. Display de 7 segmentos
3. Lógica combinacional. Aplicación: Sistema de control de semáforos
4. Conversión A/D y D/A. Ensayos con placa de adquisición
5. Simulación por software

Las actividades se realizaran en aulas-laboratorio-taller y se cuenta con los siguientes elementos:

- Osciloscopios
- Placas experimentales de conversión A/D y D/A

- Generador de funciones

b) Los trabajos prácticos a realizar son:

- TP1. Algebra de Boole
- TP2. Diagrama de karnaugh
- TP3. Circuitos combinatorios
- TP4. Circuitos secuenciales
- TP5. Contadores
- TP6. Registros de desplazamiento
- TP7. Circuitos aritméticos
- TP8. Familias Logicas
- TP10. Conversores A/D y /DA
- TP11. Lógica programada. Memorias

Problemas abiertos de ingeniería:

Se realizaran problemas con el concepto de laboratorio virtual, mediante software de simulación, trabajos referidos a mostrar el funcionamiento de algunos circuitos analizados durante la cursada de la materia

Actividades de proyecto y diseño:

En las actividades experimentales se realizaran las siguientes actividades de proyecto y diseño:

1. Lógica combinacional: Sistema de control de semáforos.
2. Registros de desplazamiento: Sistema de seguridad de un edificio

Actividades extra-áulicas: Se establecerán actividades prácticas para que el estudiante pueda practicar, a fin de consolidar los conceptos aprendidos en clase.

Régimen de aprobación: La materia contará con dos instancias parciales y sus respectivos exámenes recuperatorios de ser necesarios. Para poder promocionar, el alumno debe tener un promedio mayor a 7 (siete) y una nota superior a 6 (seis) en cada uno de las instancias previamente mencionadas. En el caso en que ambos parciales se encuentren aprobados y uno o ambos tengan una calificación entre 4 (cuatro) y 6 (seis), el alumno debe rendir un examen final para la aprobación de la

Av. Calchaquí 6200 | Florencio Varela (1888) | Provincia de Buenos Aires | Argentina

Conmutador: +54 11 4275 6100 | www.unaj.edu.ar

materia. La cursada permanecerá regularizada hasta que dicho examen sea aprobado, con un vencimiento de dos años.

Firma y Aclaración